

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-265273

(43)Date of publication of application : 11.10.1996

(51)Int.Cl.

H04B 10/28  
 H04B 10/26  
 H04B 10/14  
 H04B 10/04  
 H04B 10/06  
 H03K 5/08

(21)Application number : 07-060265

(71)Applicant : FUJITSU LTD

(22)Date of filing : 20.03.1995

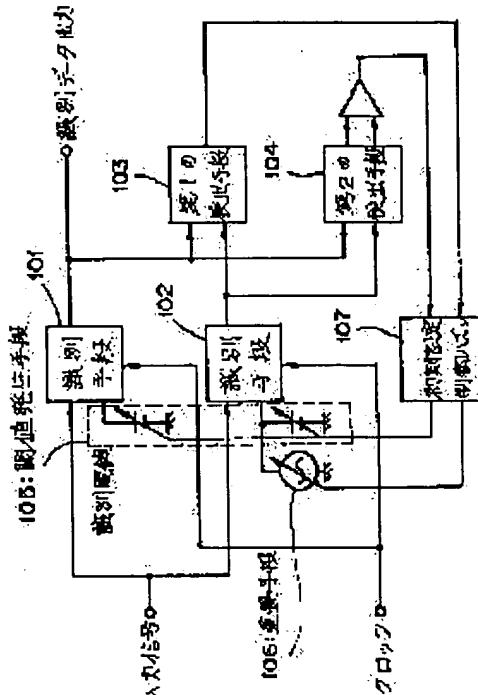
(72)Inventor : HAMANO HIROSHI  
 NISHIMOTO HIROSHI  
 KUWATA NAOKI

## (54) AUTOMATIC IDENTIFICATION THRESHOLD CONTROLLER

## (57)Abstract:

PURPOSE: To automatically set an optimum identification threshold even for the waveform change of input signals in an automatic identification threshold controller for identifying the input signals.

CONSTITUTION: This controller is provided with first and second identification means 101 and 102 for identifying the level of the input signals by the identification threshold a threshold value generation means 105 for generating the identification threshold, a superimposing means 106 for superimposing AC signals to the identification threshold value of the second identification means 102, a first detection means 103 for detecting the degree of the identification errors of the second identification means 102 and a second detection means 104 for separately detecting the degree of the '0' error and the degree of the '1' error of the second identification means 102. Then the identification threshold is controlled corresponding to the detection value of the second detection means 104 and a superimposing AC signal amplitude value is controlled corresponding to the detection value of the first detection means 103.



## LEGAL STATUS

[Date of request for examination] 18.05.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-265273

(43) 公開日 平成8年(1996)10月11日

(51) Int.Cl.<sup>6</sup>  
H 0 4 B 10/28  
10/26  
10/14  
10/04  
10/06

識別記号 庁内整理番号

厅内整理番号

F I  
H 04B 9/00  
H 03K 5/08

技術表示箇所

審査請求 未請求 請求項の数 7 OL (全 15 頁) 最終頁に統ぐ

(21) 出願番号 特願平7-60265

(22) 出願日 平成 7 年(1995) 3 月 20 日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 清野 宏

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72)発明者 西本 央

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72) 発明者 桑田 直樹

神奈川県川崎市中原

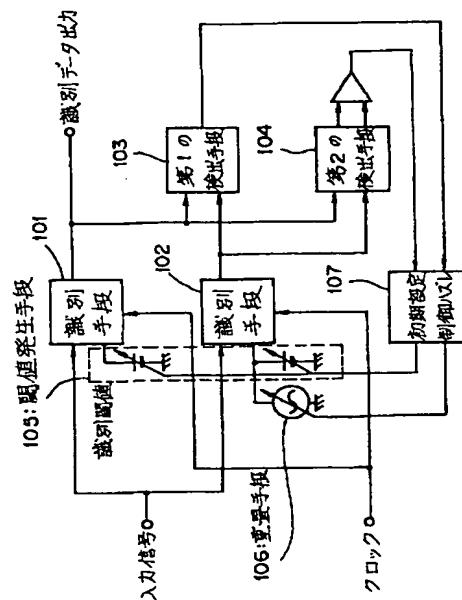
(54) 【発明の名称】 自動識別閾値制御装置

(57) 【要約】

【目的】入力信号を識別する自動識別閾値制御装置に関し、入力信号の波形変化に対しても最適な識別閾値を自動的に設定することを目的とする。

【構成】入力信号を識別閾値でレベル識別する第1、第2の識別手段101、1—2と、上記識別閾値を発生する閾値発生手段105と、第2の識別手段102の識別閾値に交流信号を重畠する重畠手段106と、第2の識別手段102の識別誤りの程度を検出する第1の検出手段103と、第2の識別手段102の“0”誤りの程度と“1”誤りの程度を別々に検出する第2の検出手段104と、第2の検出手段104の検出値に応じて識別閾値を制御するとともに、第1の検出手段103の検出値に応じて重畠交流信号振幅値を制御するように構成する。

## 本発明に係る原理説明図



路、22、23は入力信号をそれぞれ識別閾値  $V_{th} + \Delta V$ 、 $V_{th} - \Delta V$  と比較してそのレベルを識別する識別回路であり、誤り検出回路24、25はそれぞれ識別回路21と22、識別回路21と23の出力の一一致、不一致を検出して不一致のときに識別誤りがあったとして誤り検出信号を出力する回路である。26は誤り検出回路24、25の誤り検出信号に応じて識別閾値  $V_{th}$  を制御する制御信号を発生する制御回路、27は制御信号発生回路26の制御信号に応じて識別回路21、22、23にそれぞれ供給する識別閾値  $V_{th}$ 、 $V_{th} + \Delta V$ 、 $V_{th} - \Delta V$  の値を制御する識別閾値電圧発生回路である。

【0008】図10には識別回路21、22、23の構成例が示される。図示のように、入力信号を識別閾値 ( $V_{th}$ 、 $V_{th} \pm \Delta V$ ) とレベル比較する比較回路（演算增幅器などで構成）とその比較結果をクロック周期毎に保持するD形フリップフロップとを含み構成される。比較回路は入力信号が識別閾値よりも大きければ“1”、小さければ“0”的出力信号を出力する。

【0009】図11には誤り検出回路24、25の構成例が示される。図示のように、二つの識別回路21と22、または21と23からの識別結果信号が入力される排他的論理和（EXOR）回路で構成される。したがって、二つの識別回路からの入力信号が一致したときには“0”出力、不一致のときには“1”出力を出す。

【0010】図12には制御信号発生回路26の構成例が示される。この制御信号発生回路は誤り検出回路24、25の誤り検出の数を計数し平均化して、その差分を制御信号として出力する回路であり、例えば図12

(a) に示すように各誤り検出回路24、25の誤り検出信号の数をそれぞれ計数する二つのカウンタとこの二つのカウンタの計数値の差を求める減算器とで構成したり、あるいは図12 (b) に示すように上記減算器の後段にさらに加算器とD形フリップフロップを付加して構成したり、あるいは図12 (c) に示すように誤り検出回路24、25の誤り検出信号によりそれぞれアップカウント、ダウンカウントするアップダウンカウンタで構成したりすることができる。

【0011】図13には識別閾値電圧発生回路の構成例が示される。図示するように、制御信号発生回路26からのディジタル制御信号をD/A変換するD/A変換器、D/A変換器の出力を増幅する増幅器、増幅器の出力電圧を  $V_{th}$ 、 $V_{th} \pm \Delta V$  に分圧する分圧回路を含み構成される。

【0012】この従来例回路の動作原理を図14を参照して以下に説明する。図14は入力信号の確率分布を示すものであり、縦軸は信号電圧、横軸は発生確率を表す。“1”と“0”的入力信号はそれぞれ“1”に相当する信号電圧  $V_H$  と“0”に相当する信号電圧  $V_L$  を中心にガウス分布しており、P0は“0”的入力信号の確

率分布、P1は“1”的入力信号の確率分布である。したがって、この二つの確率分布 P0、P1のちょうど中間に識別閾値  $V_{th}$  を置けば、最適な状態でレベル識別を行うことができる。一方、識別閾値を  $V_{th} + \Delta V$  とした場合には入力信号“1”を“0”と誤って識別する確率が増え、識別閾値を  $V_{th} - \Delta V$  とした場合には入力信号“0”を“1”と誤って識別する確率が増える。したがって、前者の入力信号“1”と“0”と誤る数を誤り検出回路24で検出し、また後者の入力信号“0”を

10 “1”と誤り数を誤り検出回路25で検出し、両者の誤り数が同じ程度になるように識別閾値  $V_{th}$  を調整すれば、結果として識別閾値  $V_{th}$  は最適な値、すなわち確率分布 P0 と P1 のちょうど中間点に設定される。

### 【0013】

【発明が解決しようとする課題】従来回路の構成では、(1) 中心となる識別閾値  $V_{th}$  からの偏差  $\Delta V$  が固定値であるため、入力信号の波形に変化があるとその変化に対して“0”と“1”的確率分布が変わってアイ開口領域（アイパターンのなかでの誤りがほとんどない領域）

20 が変化するが、このアイ開口領域の変化があると識別閾値は最適な設定値からのズレが大きくなりやすい、

(2) 誤り検出個数を計算するためには、図12に示すようなディジタル処理用の複雑なロジック集積回路が必要となり、これらのロジック集積回路の動作速度が制限となって回路を超高速で動作させることが難しい、などの問題点がある。

【0014】本発明はかかる問題点に鑑みてなれたものであり、入力信号の波形変化に対しても最適な識別閾値を自動的に設定できるようにすることを目的とする。

### 【0015】

【課題を解決するための手段】図1は本発明に係る原理説明図である。上述の課題を解決するために、本発明の自動識別閾値制御装置は、入力信号を識別閾値でレベル識別して識別データとして出力する第1の識別手段101と、その入力信号を識別閾値でレベル識別する第2の識別手段102と、第1、第2の識別手段101、102に供給する識別閾値を発生する閾値発生手段105と、第2の識別手段105に供給する識別閾値に交流信号を重畳する重畳手段106と、第1、第2の識別手段

40 101、102の識別結果に基づいて第2の識別手段102が識別を誤る程度を検出する第1の検出手段103と、第1、第2の識別手段101、102の識別結果に基づいて第2の識別手段102が“0”を“1”と誤る程度と“1”を“0”と誤る程度を別々に検出する第2の検出手段104と、第2の検出手段104の検出値に応じて該“0”を“1”と誤る程度と“1”を“0”と誤る程度が所定の割合となるように閾値発生手段105から供給する識別閾値を制御するとともに、第1の検出手段103の検出値に応じて重畳手段106の交流信号

50 の振幅値を制御するように構成する。

場合にも装置を正常に動作させることができる。

【0030】

【実施例】以下、図面を参照して本発明の実施例を説明する。なお、以下の各図を通じて、同じ機能の回路には同じ参照番号を付するものとする。

【0031】図3には本発明の一実施例としての自動識別閾値制御装置が示される。この実施例回路は光通信システムの光受信機に適用されている。図3において、光受信機に入力された受信光は光/電気変換された後に図示しない等化器で波形等化され、さらに2分配されて識別回路1、2にそれぞれ入力される。識別回路1、2は超高速動作する回路であり、分配された二つの等しい等化波形入力信号を、分配された二つの等しいクロック信号CLKのタイミングにて識別するように構成される。この回路構成としては例えば図10で示したようなものが採用可能である。

【0032】二つの識別回路1、2には、識別閾値発生回路6、7からそれぞれ二つの等しい識別閾値電圧V<sub>th</sub>が識別閾値として与えられる。この識別閾値発生回路6、7は、その閾値電圧V<sub>th</sub>を外部から可変制御することが可能なように構成される。識別回路1は識別にあたっての基準となる回路で、その出力信号は識別データ出力として後段回路に送られる。また、識別回路2には低周波交流信号を重畠するための交流発生回路8が接続されており、この交流発生回路8から出力された低周波重畠交流信号（以下、重畠信号と称する）が識別閾値発生回路7の識別閾値電圧V<sub>th</sub>に重畠されるようになっている。この交流発生回路8はその重畠信号電圧の振幅を外部から可変制御することが可能なように構成される。

【0033】識別回路1および識別回路2の出力側には誤り数検出回路3が接続される。この誤り数検出回路は識別回路2の出力信号が識別回路1の出力信号に対し異なるレベルとなる場合にこれを誤りと判断しその発生する誤り数を時間平均する回路であり、その出力信号すなわち誤り数の発生頻度に応じて交流発生回路8の重畠信号の重畠振幅を制御するように構成される。

【0034】具体的には、識別回路1と2の出力信号が入力されてその不一致（すなわち誤り）を検出する排他的論理和（EXOR）回路31、排他的論理和回路31の出力信号のピーク値をある時定数で減衰させつつ検出するピーク検出回路32、ピーク検出回路32の出力信号を一定の時定数で時間平均する平均化回路33（あるいは積分回路）、平均化回路33の出力信号レベルを所定の誤り数設定値35と比較してその差分を出力する増幅器34を含み構成される。ここで、増幅器34の誤り数設定値35は予め実験等で求められる値であり、最適なアイ開口領域を得るために望ましい発生誤り数に相当する電圧レベルである。

【0035】識別回路1および識別回路2の出力側には中心レベル検出回路4が接続される。この中心レベル検

出回路4は、識別回路1の出力信号に対し識別回路2の出力信号が、“0”を“1”と誤る誤り（以下、“0”誤りと称する）の数と、“1”を“0”と誤る誤り（以下、“1”誤りと称する）の数とを比較し、その比較結果に従って識別閾値発生回路6、7の識別閾値電圧V<sub>th</sub>を最適値に制御するように構成される。

【0036】具体的には、“1”誤りの頻度を検出する回路は、“1”誤りを検出するインバータ43とアンド回路41、アンド回路41の出力信号のピーク値をある時定数で減衰させつつ検出するピーク検出回路45、ピーク検出回路45の出力信号を一定の時定数で時間平均する平均化回路47（あるいは積分回路）を含み構成され、一方、“0”誤りの頻度を検出する回路は、“0”誤りを検出するインバータ44とアンド回路42、アンド回路42の出力信号のピーク値をある時定数で減衰させつつ検出するピーク検出回路46、ピーク検出回路46の出力信号を一定の時定数で時間平均する平均化回路48（あるいは積分回路）を含み構成される。この平均化回路47と48の出力信号は増幅器49で差分がとられてその差分が増幅されて識別閾値発生回路6、7に制御電圧として供給される。

【0037】初期設定・制御ハズレ回路5は誤り数検出回路3と交流発生回路8との間、および中心レベル検出回路4と識別閾値発生回路6、7との間に挿入される。この初期設定・制御ハズレ回路5は電源投入時やクロック信号無入力時などのような何らかの条件により識別閾値電圧レベルが正常なレベル範囲を逸脱した場合などに、正常レベル範囲内の初期状態に引き戻す機能を持つ。

【0038】図4にはこの初期設定・制御ハズレ回路5の構成例が示される。図5において、中心レベル検出回路4からの出力信号はセレクタ51と積分回路53を通じて識別閾値発生回路6、7に出力され、一方、誤り数検出回路3からの出力信号はセレクタ54と積分回路56を通じて交流発生回路8に出力される。セレクタ51の他方の入力端には等化波形入力の平均値52が初期状態値として入力され、セレクタ54の他方の入力端には重畠信号振幅ゼロ設定電圧55が初期状態値として入力される。これらのセレクタ51、54はオア回路57から出力信号“1”がある場合にそれぞれ等化波形入力平均値52、重畠信号振幅ゼロ設定電圧55を選択し、その他の場合にはそれぞれ中心レベル検出回路4、誤り数検出回路3の出力信号を選択している。

【0039】オア回路57は回路58～513からの出力信号がそれぞれ入力される。閾値ハズレ検出回路58は識別閾値発生回路6、7への識別閾値設定電圧に基づいて閾値が所定のレベル範囲からはずれたことを検出してそのときに“1”的出力信号を出力する。重畠振幅過大値検出回路59は交流発生回路8への重畠振幅設定電圧に基づいて重畠振幅が過大値になったことを検出してそ

11

施例はかかる構成としたものである。

【0048】すなわち、図5の実施例回路では、二つの識別回路1、2への入力信号の分配を、光伝送路からの受信光を光ファイバ増幅器9で必要レベルまで増幅した後に光カプラ10により光信号レベルで行い、その信号分配した入力光を識別回路1、2の直前で受光素子11、12により電気信号に変換する構成としている。識別回路1、2以降の回路構成は前述した実施例と同じである。そして、かかる構成することにより、厳しい性能が求められる超高周波入力信号を増幅する電気増幅器が不要となる。

【0049】図6には本発明のまた他の実施例としての自動識別閾値制御装置が示される。上述の実施例において識別閾値に重畠する低周波信号としては、方形波の他、正弦波あるいは三角波などとする構成も考えられる。正弦波や三角波を重畠する場合、誤り数検出回路3と中心レベル検出回路4での誤り数検出を上記重畠信号の変化に追従して行えるようにすれば、識別閾値の変化に対応したデータ誤りの分布を把握することができ、その分布に対応してさらに厳密な識別閾値レベルの設定が可能となる。この場合、CPUを用いた制御を行うのが最も効率的であるので、図6はかかる構成とした実施例である。

【0050】図6において、誤り数検出回路3'および中心レベル検出回路4'はそれぞれ差分を増幅する増幅器34、49を備えておらず、よってこれらの出力信号は差分値としてではなく誤り数の平均値信号としてCPU制御回路13に直接に入力される。CPU制御回路13では入力信号をA/D変換し、誤り数検出回路3'の出力信号に対しては所定の誤り数設定値との差分を演算し、中心レベル検出回路4'の出力信号に対しては“0”誤り数と“1”誤り数の差分を演算する。このCPU制御回路13には交流発生回路8の重畠信号も入力されており、よってこの重畠信号の変化に対応した誤り分布を把握することができる。この誤り分布に基づいて最適な識別閾値と重畠信号振幅を求め、それらをD/A変換してそれぞれ識別閾値発生回路6、7、交流発生回路8に供給する。なお、この実施例の場合、平均化回路33、47、48の時定数は重畠信号の周波数を考慮してその周波数に追従できるように短めに設定する必要がある。

【0051】図7には本発明のまた他の実施例としての自動識別閾値制御装置が示される。この実施例回路と前述の図3の実施例回路との相違点は、交流発生回路8からの低周波重畠信号をミキサ15において変調波発生回路14からの変調波(重畠信号よりもさらに低周波の信号)で振幅変調し、この振幅変調された重畠信号を識別閾値発生回路7の識別閾値Vthに重畠するように構成するとともに、中心レベル検出回路4からの出力信号を低域フィルタ17を通して同期検波回路(ミキサ)16に入力して変調波発生回路14からの変調波で同期検波

12

し、その検波出力信号を低域フィルタ18を介して識別閾値発生回路6、7に供給してその識別閾値Vthの値を制御することとしていることである。

【0052】このように、誤り分布に対応して最適識別閾値を制御する方法として、本実施例回路のように、重畠する低周波重畠信号を他の低周波信号(変調波発生回路14からの変調波)によりミキサ15などの振幅変調器を用いて振幅変調し、これにより得られる誤りの変化を同期検波回路16で同期検波することで、図8に示すように誤りが生じる方向性が分かり、最適閾値からの設定ズレを検出して最適閾値になるよう制御することができる。

【0053】

【発明の効果】以上に説明したように、本発明によれば、入力信号の波形の変化に対して、常に最適のアイ開口領域を検出し識別閾値を最適な位置に設定することができ、とくに長距離超高速光伝送システムの性能向上に寄与するところが大きい。

【図面の簡単な説明】

20 【図1】本発明に係る原理説明図である。  
 【図2】本発明に係る自動識別閾値制御装置の動作原理を説明する図である。  
 【図3】本発明の一実施例としての自動識別閾値制御装置を示す図である。  
 【図4】実施例回路における初期設定・制御ハズレ回路の構成例を示す図である。  
 【図5】本発明の他の実施例としての自動識別閾値制御装置を示す図である。  
 【図6】本発明のまた他の実施例としての自動識別閾値制御装置を示す図である。  
 【図7】本発明のまた他の実施例としての自動識別閾値制御装置を示す図である。

30 【図8】図7の実施例回路の動作を説明する図である。  
 【図9】自動識別閾値制御装置の従来例を示す図である。  
 【図10】従来例回路における識別回路の構成例を示す図である。  
 【図11】従来例回路における誤り検出回路の構成例を示す図である。

40 【図12】従来例回路における制御信号発生回路の構成例を示す図である。  
 【図13】従来例回路における識別閾値電圧発生回路の構成例を示す図である。

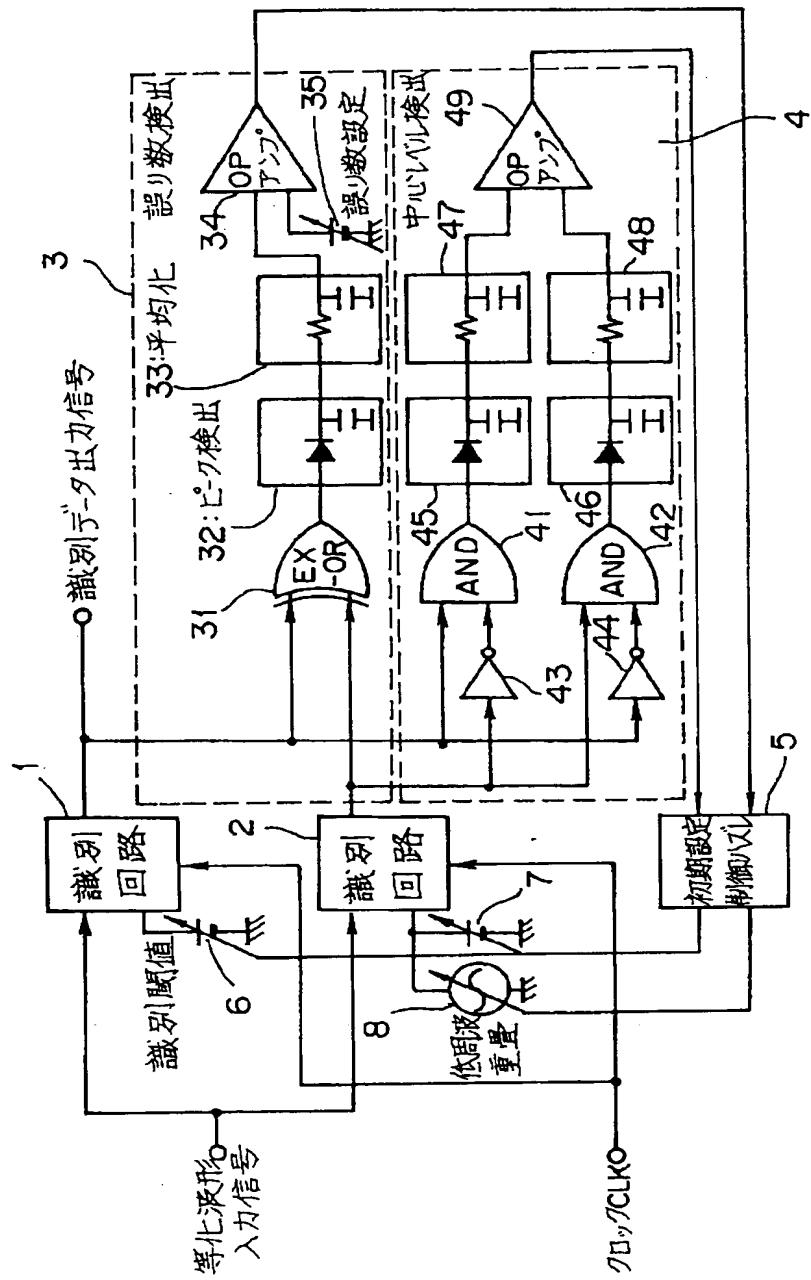
【図14】従来例回路の動作原理を説明する回路である。

【符号の説明】

1、2、21、22、23 識別回路  
 3、3' 誤り数検出回路  
 4、4' 中心レベル検出回路  
 5 初期設定・制御ハズレ回路

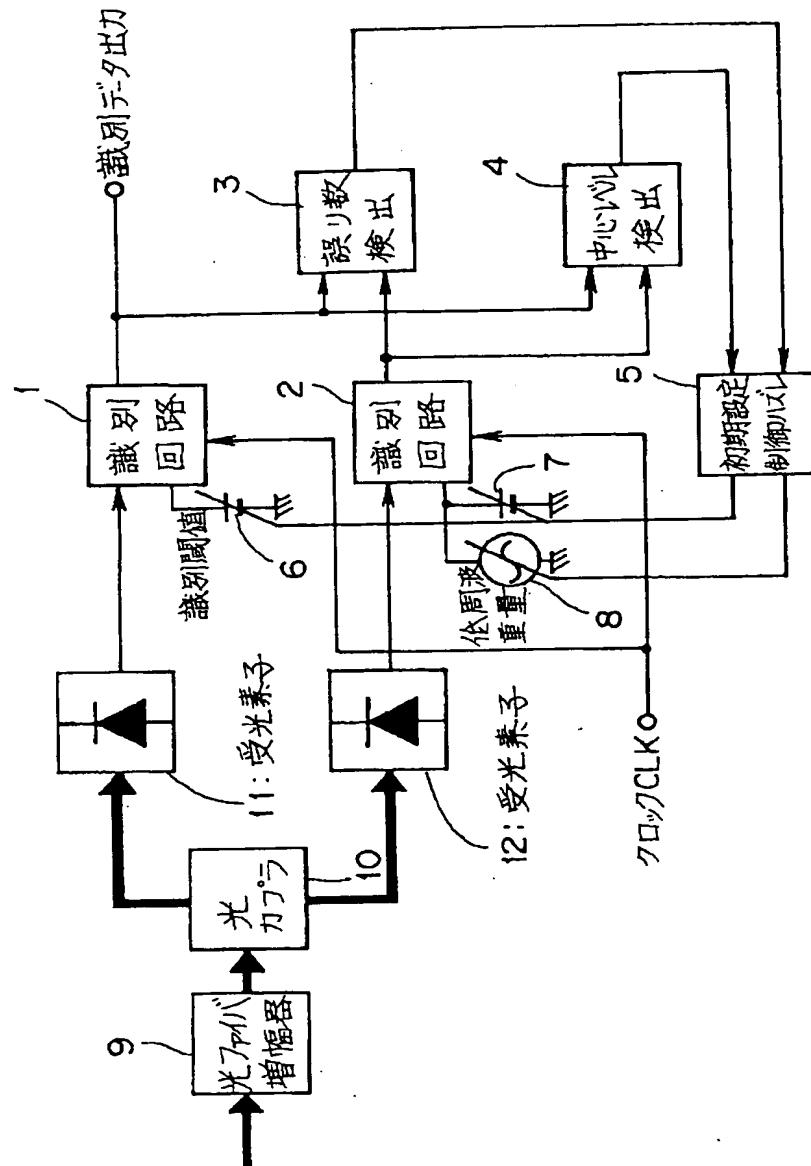
【図3】

## 本発明の実施例



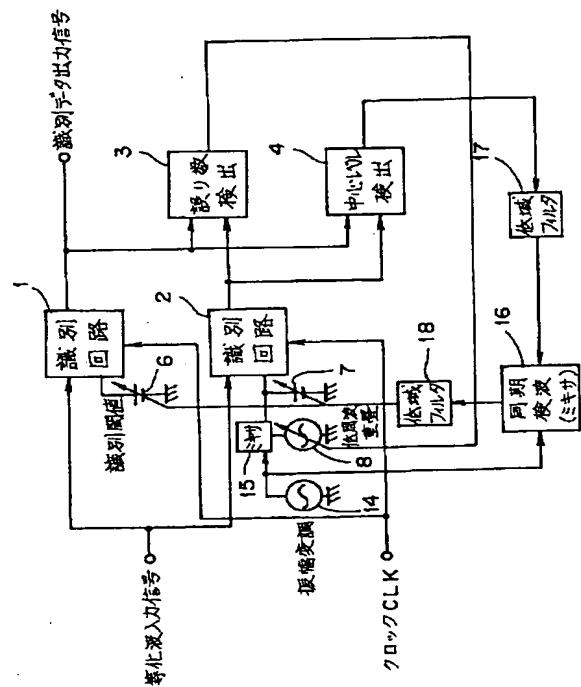
【図5】

## 本発明の他の実施例



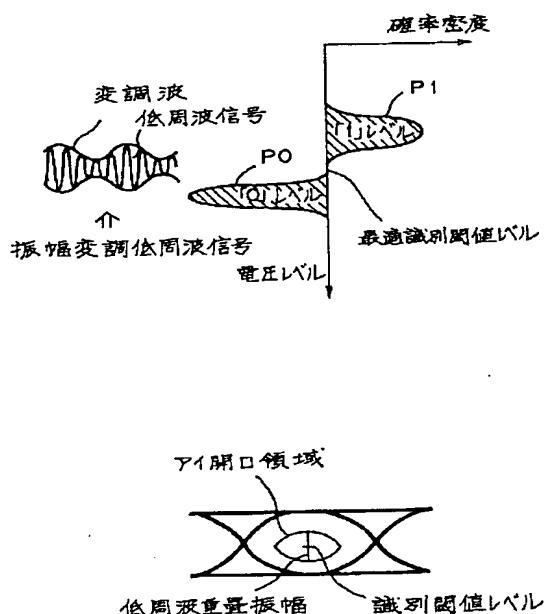
【図7】

## 本発明のまた他の実施例



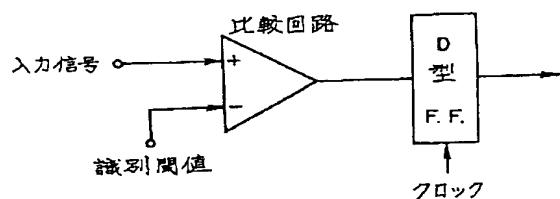
【図8】

## 実施例の確率分布とアイパター



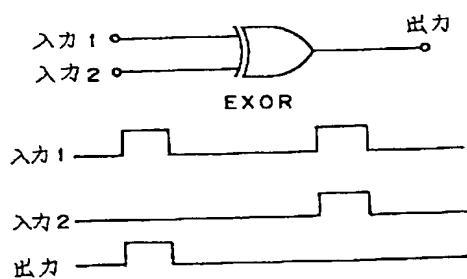
【図10】

## 識別回路の構成例



【図11】

## 誤り検出回路の構成例と動作波形



フロントページの続き

(51) Int.Cl.6

H 03K 5/08

識別記号

庁内整理番号

F I

技術表示箇所